

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-065918

(43)Date of publication of application : 08.03.1996

(51)Int.Cl.

H02J 9/06

H03K 17/62

(21)Application number : 06-200421

(71)Applicant : FUJITSU LTD

(22)Date of filing : 25.08.1994

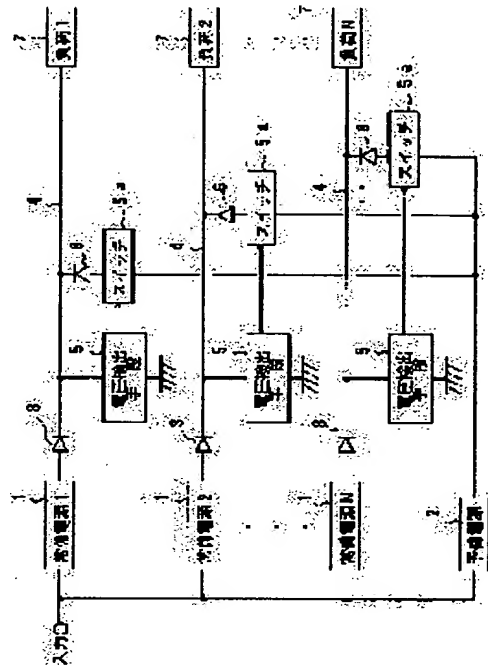
(72)Inventor : KUDO KENJI  
TOKUMARU TOSHINOBU

## (54) REDUNDANCY CIRCUIT OF POWER SOURCE

## (57)Abstract:

**PURPOSE:** To protect a spare power source from abnormality such as short circuit of load by detecting the voltage of each input line connected to a plurality of stationary power sources provided separately for each load, and supplying the input line with power by the spare power source only when the voltage is detected if one of the stationary power sources fails to output.

**CONSTITUTION:** When each stationary power source 1 is normally operating, voltage on a certain level occurs in an input line through a diode 3, and each voltage detection means 5 detects the voltage and turns on the corresponding switch 5a. If one of the stationary power sources fails to output due to fault or the like, this system supplies the output of the spare power source 2 to the input line 4 through the switch 5a of the input line 4 and a diode 6. In case that the load 7 connected to the stationary power source 1 gets in short circuit condition, the spare power source 2 supplies power once through a switch 5a, but the voltage of the input line 4 does not reach a certain level, so the voltage detection means 5 turns off the corresponding switch 5a, and cuts off the spare power source 2.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-65918

(43) 公開日 平成8年(1996)3月8日

(51) Int.Cl.<sup>6</sup>

H 0 2 J 9/06

H 0 3 K 17/62

識別記号

5 0 2 A

庁内整理番号

D 9184-5K

F I

技術表示箇所

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願平6-200421

(22) 出願日 平成6年(1994)8月25日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 工藤 遼司

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 徳丸 利信

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 穂坂 和雄 (外2名)

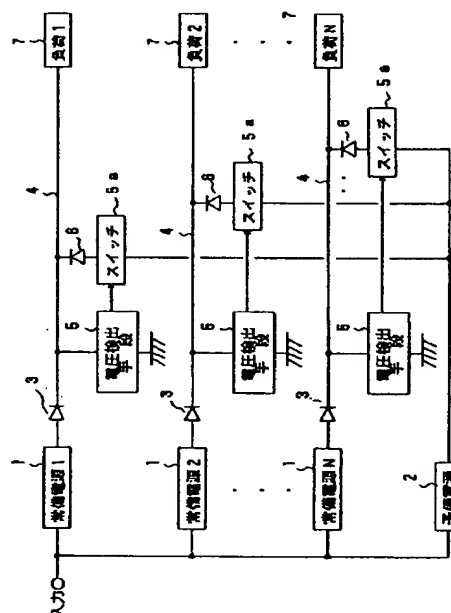
(54) 【発明の名称】 電源の冗長構成回路

(57) 【要約】

【目的】 本発明は電源の冗長構成回路に関し、複数の負荷に1対1に電力を供給する複数の常備電源に対し共通の予備電源でバックアップする冗長構成において、負荷の短絡障害時に予備電源を保護して安定した電力の供給を行うことを目的とする。

【構成】 複数の電源がそれぞれダイオード及び入力ラインを介して対応する負荷と1対1で接続され、複数の各入力ラインに対して共通の予備電源がそれぞれダイオードを介して接続され、複数の各入力ラインに個別に一定レベルの電圧を検出する電圧検出手段を接続する。各電圧検出手段の検出出力によりオンとなり非検出でオフとなるスイッチを予備電源と各入力ラインへ接続するダイオードとの間に設けるよう構成する。

本発明の系理構成図



## 【特許請求の範囲】

【請求項1】 複数の電源がそれぞれダイオード及び入力ラインを介して対応する負荷と1対1で接続され、前記複数の各入力ラインに対して共通の予備電源がそれぞれダイオードを介して接続された電源の冗長構成回路において、前記複数の各入力ラインに個別に一定レベルの電圧を検出する電圧検出手段を接続し、前記各電圧検出手段の検出出力によりオンとなり非検出でオフとなるスイッチを前記予備電源と各入力ラインへ接続するダイオードとの間に設けたことを特徴とする電源の冗長構成回路。

【請求項2】 請求項1において、前記各入力ラインに接続する各電圧検出手段をリレーにより構成し、前記スイッチを前記リレーの接点により構成することを特徴とする電源の冗長構成回路。

【請求項3】 請求項1において、前記各入力ラインに負荷と並列に分圧用の2個の抵抗を接続し、前記2つの抵抗の分圧電圧によりオン・オフ制御されるトランジスタを設け、前記トランジスタの出力により前記予備電源の出力を前記入力ラインへ供給するスイッチ用のトランジスタをオン・オフ制御することを特徴とする電源の冗長構成回路。

【請求項4】 請求項3において、前記2個の抵抗の中の入力ライン側に接続する一方の抵抗をツェナーダイオードで構成することを特徴とする電源の冗長構成回路。

【請求項5】 請求項1において、前記各入力ライン毎に負荷と並列に分圧用の2個の直列の抵抗を接続すると共に発光素子とシャントレギュレータを直列に接続した回路を設け、前記予備電源と各入力ラインへ接続するダイオードとの間に前記回路の発光素子からの光出力を検出する受光素子によりオン・オフ制御されるスイッチ用のトランジスタを設け、前記2個の抵抗の分圧電圧を前記シャントレギュレータの制御端子へ入力して、分圧電圧が一定レベル以上の時、前記シャントレギュレータをオンにして前記発光素子から発生する光出力により前記受光素子を駆動することによりスイッチ用のトランジスタを制御することを特徴とする電源の冗長構成回路。

【請求項6】 請求項1において、前記各入力ラインに負荷と並列に分圧用の2個の抵抗を接続した回路を設け、前記2個の抵抗からの分圧電圧と基準電圧とを比較して分圧電圧が基準電圧を越えると駆動出力を発生する比較回路を設け、前記比較回路の出力により前記予備電源の出力を前記入力ラインへ供給するスイッチ用のトランジスタをオン・オフ制御することを特徴とする電源の冗長構成回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は電源の冗長構成回路に関する。通信システムや情報処理システムでは各機能を実行する多数の個別装置により構成され、各個別の装置へ

は1対1で給電を行う電源を設ける構成が採用されるようになった。その場合、複数の装置へ給電を行う各電源に対して共通の予備電源を設けて一つの電源が故障した場合に予備電源からその故障した電源の代わりに電力の供給をしている。

【0002】しかし、各装置に接続された電源の故障の状況によっては予備電源が過負荷の状態になって予備電源の役目を果たせないことがありその解決が望まれている。

## 【0003】

【従来の技術】従来の通信システム装置にける給電方式は、複数の装置に並列に同能力の複数電源盤が接続され、並列冗長運転を行って安定した電力供給を行っていたが、冗長構成を改善するために、近年は各負荷毎に個別に電源を設ける分散給電方式が採用されてきている。その分散給電における冗長構成を図6により説明する。

【0004】図7は従来例の説明図であり、図7には、例えば通信システムを構成する複数の装置（負荷という）に対し1対1で給電を行う電源が設けられている。

図中、70はN個の負荷に1対1で電源を供給するN個の常備電源（常備電源1～常備電源N）、71はN個の常備電源に対して1個設けられた共通の予備電源、72は各常備電源と対応する各負荷の間に設けられたダイオード、73は前記各ダイオード72と対応する各負荷の間の電源供給用の入力ライン、74は予備電源71と各入力ライン73の間に設けられたダイオード、75はN個の各負荷を表す。

【0005】通常は、入力端子から主電源がN個の各常備電源70及び予備電源71に供給され、各常備電源70はそれぞれのダイオード72及び各入力ライン73を介してそれぞれ1対1で接続する負荷75へ給電を行っている。正常な状態では、各入力ライン73上にはそれぞれの常備電源70からの電源電圧が発生しているため、予備電源71の出力はダイオード74により阻止されているが、常備電源70の一つ、例えば常備電源1に故障等により出力断になると、その入力ライン73に電源電圧が出力されないため、その入力ライン73に接続するダイオード74がオンになって障害となった常備電源1に代わって予備電源71からの給電が開始される。このようにして、安定した電力を各負荷に対して供給することができる。

## 【0006】

【発明が解決しようとする課題】上記図7に示す従来例の構成において、負荷が短絡状態になると常備電源が過負荷状態となって障害が発生する。その場合、予備電源71から短絡状態になった負荷に対してダイオード74を介して給電が開始されるが、障害となった常備電源と同様に予備電源も過負荷状態となる。この場合、予備電源71はその他の常備電源へのバックアップ機能が無くなってしまいう問題がある。

【0007】本発明は複数の負荷と1対1に設けられた各常備電源に対して共通の予備電源を設けた構成において、負荷短絡のような異常発生時に予備電源を保護して安定した電力の供給を行うことができる電源の冗長構成回路を提供することを目的とする。

【0008】

【課題を解決するための手段】図1は本発明の原理構成図である。図1において、1は複数(N個)設けられた常備電源、2は複数の常備電源1に対して共通に設けられた予備電源、3はダイオード、4は入力ライン、5は各入力ラインの電圧が一定レベル以上あることを検出すると出力を発生する電圧検出手段、5aは各電圧検出手段5の検出出力により切替えられ入力ラインへの予備電源の供給をオン・オフするスイッチ、6は予備電源と各入力ラインの間に設けられたダイオード、7は複数の負荷を表す。

【0009】本発明は複数の常備電源に接続する入力ラインの電圧を検出し、常備電源が出力断になっても電圧が検出された時だけ予備電源を入力ラインに供給するものである。

【0010】

【作用】図1において、各常備電源1が正常に動作してそれぞれの出力が対応する負荷7へ供給されていると、ダイオード3を介して入力ライン4に一定レベル以上の電圧が発生する。この場合、各電圧検出手段5がその電圧を検出するため、対応するスイッチ5aはオン側に切替えられている。この状態では各入力ライン4上の電圧が発生しているため、ダイオード6はオフの状態であるため、予備電源2の出力は何れの入力ライン4へも供給されない。

【0011】常備電源1の一つ、例えば常備電源Nが故障等により出力断になると、直ちにその入力ライン4と接続するオン状態のスイッチ5a、ダイオード6を介して予備電源2の出力がその入力ライン4へ給電される。この予備電源2の出力電圧により電圧検出手段5は動作を継続することができる。

【0012】一方、常備電源Nに接続する負荷7が短絡状態になった場合、一旦予備電源2が対応するスイッチ5a(オン状態)を介して給電を行って過負荷状態になるが、負荷7の入力ライン4の電圧が一定レベルに達しないため電圧検出手段5は検出出力を発生しない。これにより対応するスイッチ5aがオフとなり予備電源2はその入力ライン4から切り離される。従って、予備電源2は過負荷状態から脱して正常状態になり、他の常備電源(1~N-1)のバックアップ機能を果たすことができる。

【0013】

【実施例】図2は実施例1の構成図である。この実施例1は、上記図1の原理構成の電圧検出手段5をリレーにより構成し、スイッチ5aをリレー接点により構成した

ものである。

【0014】図2において、1~4及び6、7は上記図1の同じ符号と同様に、1は複数(N個)設けられた常備電源、2は複数の常備電源1に対して共通に設けられた予備電源、3はダイオード、4は入力ライン、6は予備電源と各入力ラインの間に設けられたダイオード、7は複数の負荷を表し、8は上記図1の電圧検出手段5の具体例の一つであるリレー(RL1-1~RLN-1で表す)であり、感動電圧以上の電圧が入力されると駆動されて対応する接点8a(r11-2~r1n-2で表す)をオンとし、入力電圧が感動電圧に達しないと駆動状態となって接点8aをオフにする。

【0015】この実施例1の動作を説明すると、各常備電源1が正常でそれぞれが給電を行う各負荷7に異常がない場合は、各入力ライン4には給電電圧が発生しているため、各入力ライン4に接続する各リレー8は駆動され、対応する各リレー接点8aはオンとなっている。この状態で、常備電源の一つ、例えば常備電源Nが故障して出力断になると、リレー8(RLN-1)が駆動されているため予備電源2の出力がオン状態のリレー接点8a(r1n-2)を介して負荷Nに供給される。もし、負荷Nに負荷短絡となる異常が発生すると、常備電源N及びリレー接点8a(r1n-2)を介して接続された予備電源2が共に過負荷状態となるが、負荷Nの入力ライン4に接続するリレー8(RLN-1)が非励磁となるため接点8a(r1n-2)がオフとなって予備電源2は過負荷状態から抜けて正常動作に戻って、他の常備電源をバックアップする。

【0016】図3は実施例2の構成図である。この実施例2は、上記図1の原理構成の電圧検出手段5とスイッチ5aを抵抗とトランジスタから成る電子回路で構成したものである。

【0017】図3において、符号1~4及び6、7は上記図1の同一符号と同様の装置または回路を表し、1は複数(N個)設けられた常備電源、2は複数の常備電源1に対して共通に設けられた予備電源、3はダイオード、4は入力ライン、6は予備電源と各入力ラインの間に設けられたダイオード、7は複数の負荷である。

【0018】9は図1の電圧検出手段5に対応する電圧検出回路、9aは図1のスイッチ5aに対応するトランジスタ(Tr11, Tr21...Trn1)である。負荷1に接続する入力ライン4の例で説明すると、電圧検出回路9は入力ライン4上の電圧を2つの抵抗R11, R12で分圧し、分圧電圧をトランジスタTr12のベースに供給して、電圧が所定値以上であればトランジスタTr12がオンとなる。この時、ダイオード6がオンになる条件、すなわち対応する常備電源1の出力が断であればトランジスタTr11のベース電流をトランジスタTr12により引き込むのでトランジスタTr11はオンになって、予備電源2の出力が対応する入力ライン

5

4を介して負荷へ供給される。

【0019】負荷に短絡障害が発生すると、対応する常備電源が過負荷状態になって予備電源2からその負荷に対し電力が供給される状態が発生する場合があるが、電圧検出回路9の抵抗 $R_{11}$ 、 $R_{12}$ による分圧電圧が低下するためトランジスタ $Tr_{12}$ 及びトランジスタ $Tr_{11}$ がオフとなって予備電源2は切り離される。これにより、予備電源2は他の常備電源の障害に対しバックアップすることが可能となる。

【0020】図4は実施例3の構成図である。この実施例3は、上記図1の原理構成の電圧検出手段5とスイッチ5aをツェナーダイオード、抵抗及びトランジスタを用いた電子回路で構成したものである。

【0021】図4において、符号1〜4及び6、7は上記図1〜図3の各符号と同様の装置または回路を表し、説明を省略する。10は図1の電圧検出手段5に対応する電圧検出回路、10aはスイッチ5aに対応する上記図3の9aと同様のトランジスタ( $Tr_{11}$ 、 $Tr_{21}$ ・・・ $Tr_{n1}$ )である。

【0022】この実施例3の電圧検出回路10は、上記図3の電圧検出回路9の中の抵抗 $R_{11}$ の代わりにツェナーダイオード( $Dz_{11}$ 、 $Dz_{21}$ ・・・ $Dz_{n1}$ )を使用した点に特徴がある。

【0023】この実施例3の構成による常備電源の出力断の時の予備電源2によるバックアップ動作や、負荷の短絡障害時における予備電源2の過負荷状態からの脱出等の各動作は上記図3の実施例2と同様であるが、この電圧検出回路10のツェナーダイオードを用いた構成により、スイッチ用のトランジスタを任意の電圧でオン・オフさせることにより、予備電源の切離し電圧を決定できることが可能となる。

【0024】図5は実施例4の構成図である。この実施例4は、上記図1の原理構成の電圧検出手段5及びスイッチ5aを抵抗、シャントレギュレータ( $IC_{11}$ ・・・ $IC_{n1}$ )、フォトカプラー(フォトダイオード $PH_{1-1}$ ・・・ $PH_{n-1}$ とフォトトランジスタ $PH_{1-2}$ ・・・ $PH_{n-2}$ の組み合わせ)及びトランジスタを用いた電子回路で構成したものである。

【0025】図5において、符号1〜4及び6、7は上記図1〜図4の各符号と同様の装置または回路を表し、説明を省略する。11は図1の電圧検出手段5に対応する電圧検出回路であり、11aはスイッチ5aに対応する上記図2乃至図4と同様のスイッチを構成するトランジスタ( $Tr_{11}$ 、 $Tr_{21}$ ・・・ $Tr_{n1}$ )である。

【0026】この実施例4の電圧検出回路11は、負荷1に接続する入力ライン4の例で説明すると、負荷1の入力ライン4上の電圧を2つの抵抗 $R_{11}$ 、 $R_{12}$ で分圧し、分圧電圧をシャントレギュレータ $IC_{11}$ の制御端子へ入力する。分圧電圧が所定電圧以上になるとシャントレギュレータ $IC_{11}$ がオンとなり、フォトカプラ

6

を構成するフォトダイオード $PH_{1-1}$ が発光して、フォトトランジスタ $PH_{1-2}$ がオンとなってスイッチ用のトランジスタ $Tr_{11}$ は、ダイオード6がオンになる条件が成立しているとオンとなる。これにより予備電源2の出力が入力ライン4を介して負荷1へ供給される。

【0027】負荷に短絡障害が発生した場合は、シャントレギュレータ $IC_{11}$ の制御端子に所定の電圧が供給されないためフォトダイオード $PH_{1-1}$ が発光しないため、トランジスタ $Tr_{11}$ はオフとなり、予備電源2をこの負荷1の入力ライン4から切り離す。

【0028】次に図6は実施例5の構成図である。この実施例5では、上記図1の原理構成の電圧検出手段5として比較回路により構成し、図1のスイッチ5aをトランジスタで構成したものである。

【0029】図6において、符号1〜4及び6、7は上記図1〜図5の各符号と同様の装置または回路を表し、説明を省略する。12は電圧検出回路であり、11aは上記図2乃至図5と同様に予備電源のスイッチを構成するトランジスタ( $Tr_{11}$ 、 $Tr_{21}$ ・・・ $Tr_{n1}$ )である。

【0030】この実施例5の電圧検出回路12は、負荷1に接続する入力ライン4の例で説明すると、負荷1の入力ライン4上の電圧を2つの抵抗 $R_{11}$ 、 $R_{12}$ で分圧した電圧を比較器 $Comp_{11}$ の一方の入力端子へ入力し、他方の入力端子へ入力された固定の基準電圧( $V_{ref}$ )と比較する。比較器 $Comp_{11}$ は分圧電圧が基準電圧を越えると低レベルの出力を発生してトランジスタ $Tr_{11}$ を駆動してオンにすることができ、分圧電圧が基準電圧を越えないと高レベルの出力を発生する。従って、負荷1の常備電源1の出力が断になると、この入力ライン4に接続するダイオード6、トランジスタ $Tr_{11}$ がオンになって予備電源2の出力が負荷1へ供給される。また、負荷に短絡障害が発生した場合にも、上記各実施例1〜実施例4と同様に電圧検出回路12の働きによりトランジスタ $Tr_{11}$ はオフとなり、予備電源2をこの負荷1の入力ライン4から切り離す。

【0031】上記の実施例1乃至実施例5において、予備電源2を入力ライン4へ供給するスイッチ回路としてバイポーラ型のトランジスタ( $Tr_{11}$ 、 $Tr_{21}$ ・・・ $Tr_{n1}$ )を使用しているが、これらは他のFET等の半導体スイッチにより置き換えることができる。

【0032】

【発明の効果】本発明によれば複数の負荷に対し1対1で常備電源を供給し、共通の予備電源でバックアップする電源の冗長構成において、負荷の短絡等による予備電源の過負荷状態の発生を防止し、各負荷に対する安定した電力の供給を実現することができる。

【図面の簡単な説明】

【図1】本発明の原理構成図である。

【図2】実施例1の構成図である。

50

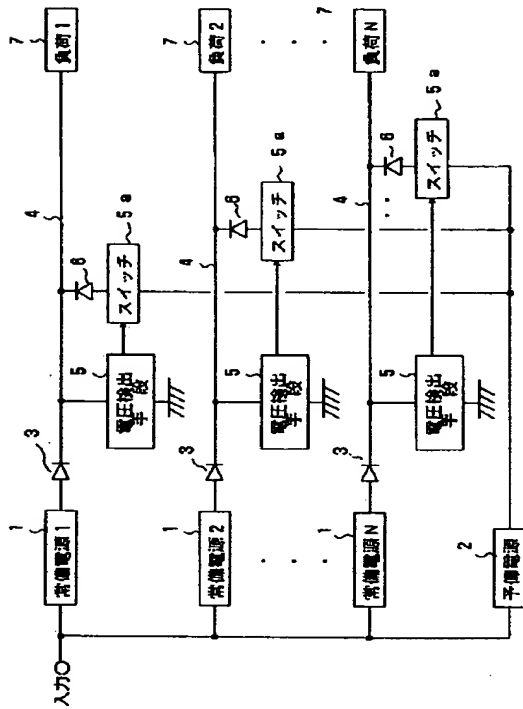
【図3】実施例2の構成図である。  
 【図4】実施例3の構成図である。  
 【図5】実施例4の構成図である。  
 【図6】実施例5の構成図である。  
 【図7】従来例の説明図である。

【符号の説明】  
 1 常備電源

\* 2 予備電源  
 3 ダイオード  
 4 入力ライン  
 5 電圧検出手段  
 5 a スイッチ  
 6 ダイオード  
 \* 7 負荷

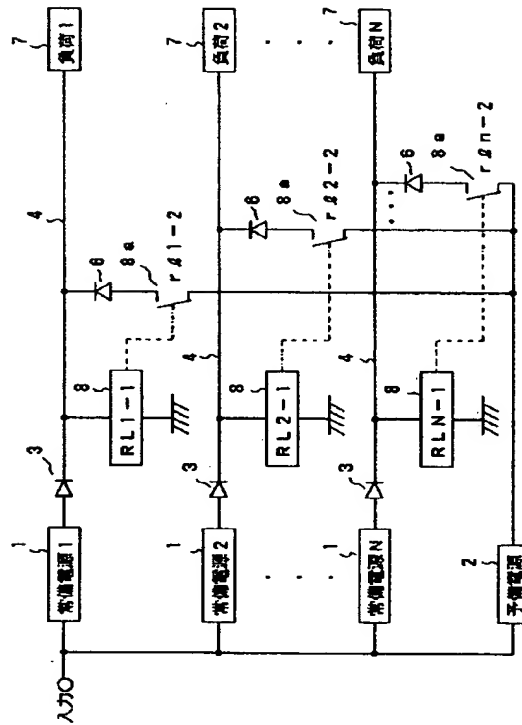
【図1】

本発明の原理構成図



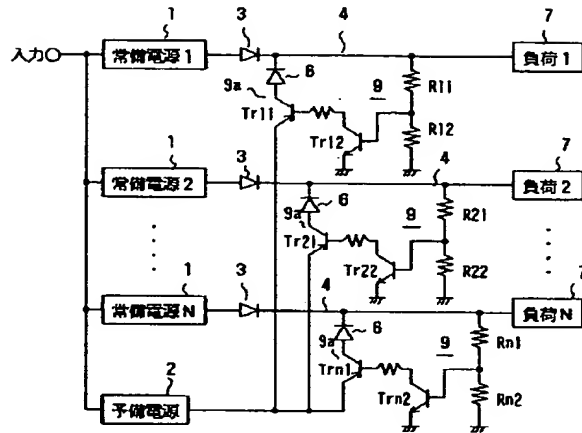
【図2】

実施例1の構成図



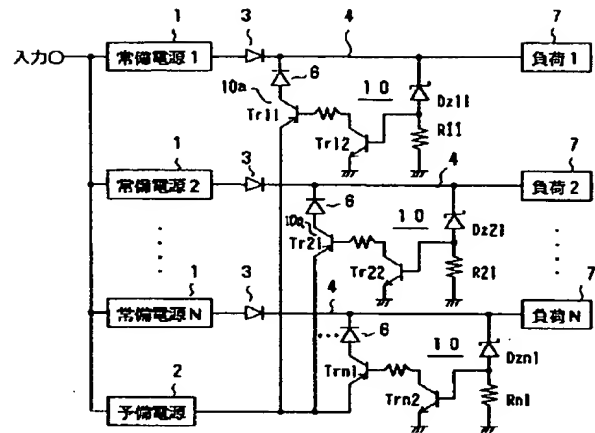
【図3】

実施例2の構成図



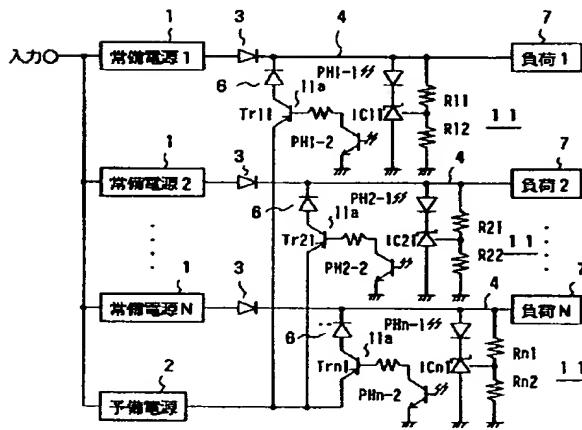
【図4】

実施例3の構成図



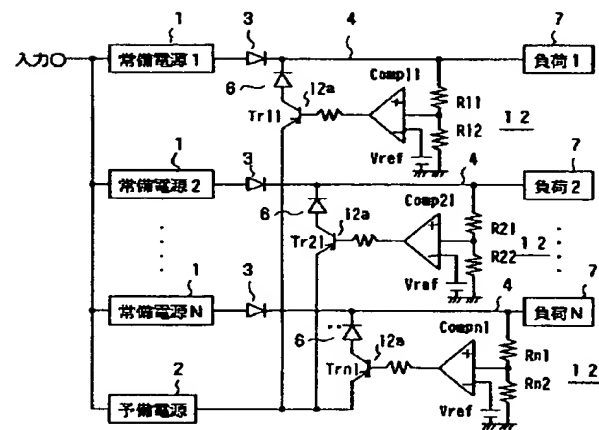
【図5】

実施例4の構成図



【図6】

実施例5の構成図



【図7】

従来の説明図

